



次世代スーパーコンピュータ開発の現状

平成22年2月19日

理化学研究所
次世代スーパーコンピュータ開発実施本部
横川 三津夫



次世代スーパーコンピュータ・プロジェクト と システム概要

最先端・高性能汎用スーパーコンピュータの開発利用 - 「次世代スーパーコンピュータ」プロジェクトの概要 -

■ 目的

理論, 実験と並び, 現代の科学技術の方法として確固たる地位を築きつつある**計算科学技術**をさらに**発展**させるとともに, 広範な分野の研究及び産業における**利用のための基盤**を提供し, 我が国の**競争力強化**等に資する。(国家基幹技術の一つ)

■ 概要

- (1) **世界最先端・最高性能の次世代スーパーコンピュータの開発・整備**
 - 10ペタFLOPS級(1秒間に1京回の加減乗算)の計算性能
 - 平成22年度末一部稼働, 平成24年完成
- (2) **次世代スーパーコンピュータを最大限利活用するためのソフトウェアの開発・普及**
- (3) **次世代スーパーコンピュータを中核とする世界最高水準のスーパーコンピューティング研究教育拠点(COE)の形成**

開発スケジュール(平成18年度 - 平成24年度)

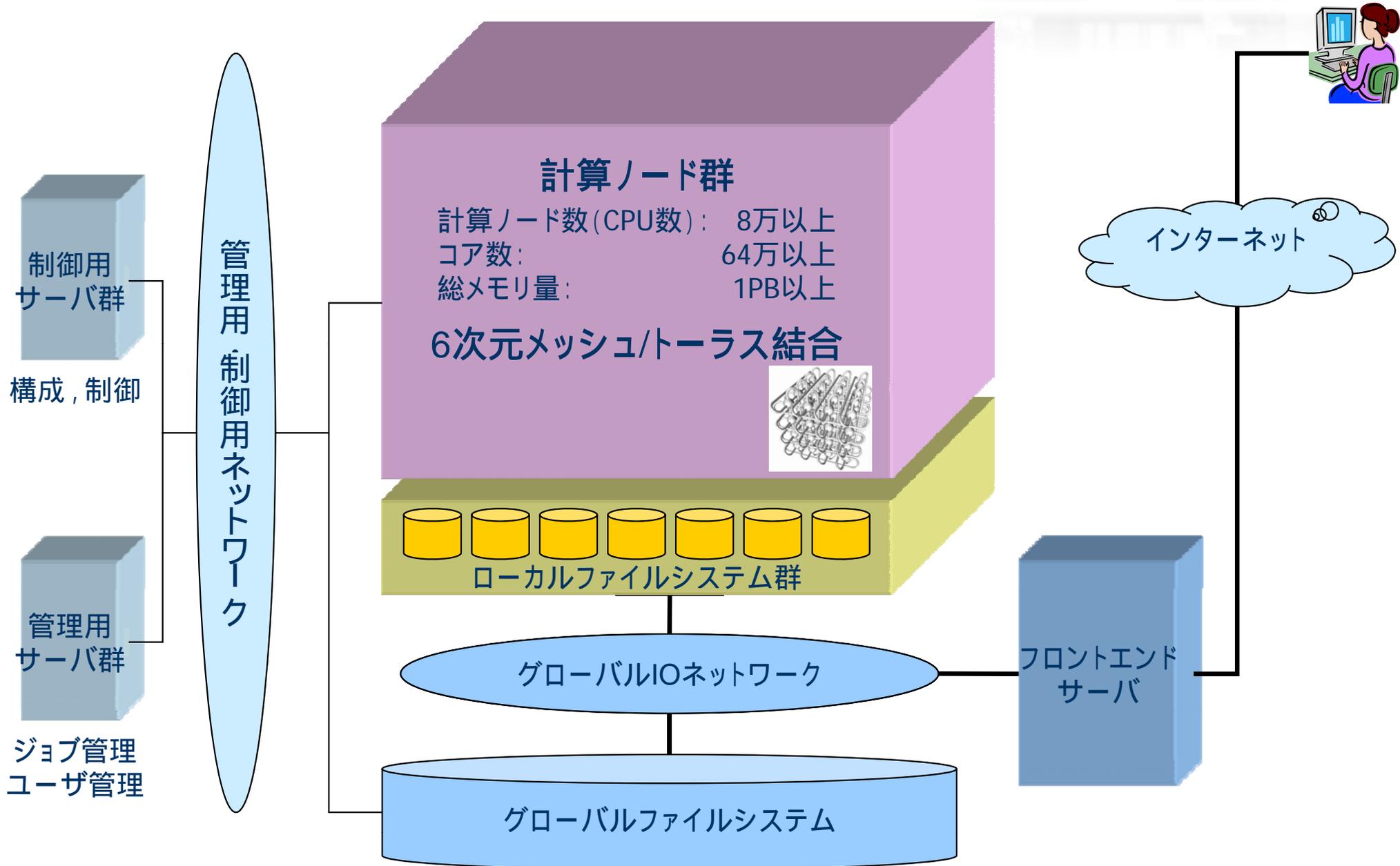
現在

		平成18年度 (2006)	平成19年度 (2007)	平成20年度 (2008)	平成21年度 (2009)	平成22年度 (2010)	平成23年度 (2011)	平成24年度 (2012)
システム		概念設計		詳細設計		試作・評価・製造		性能 チューニング
ソフトウェア	次世代ナノ統合 シミュレーション	開発・製作・評価					実証	
	次世代生命体統合 シミュレーション	開発・製作・評価					実証	
施設	計算機棟	設計		建設				
	研究棟	設計		建設				

技術開発のポイント

- **超並列システム(10万プロセッサ規模)の開発**
 - 演算加速機構を持つ高性能プロセッサ(CPU)の開発
 - 高密度化,低消費電力化技術の開発
 - 計算ノード間インターコネクト技術の開発
- **製造技術**
 - 高集積LSI製造技術の開発
 - 45nm半導体プロセス技術の開発
 - 低消費電力技術の開発
- **ソフトウェア**
 - 10万プロセッサ規模のシステムを接続,協調稼働させる技術開発
 - 大規模ファイルシステムの開発
 - 新規CPUの性能をフルに発揮させるためのプログラム言語・コンパイラ技術等の開発
 - 超並列大規模システムを利用するアプリケーションの開発

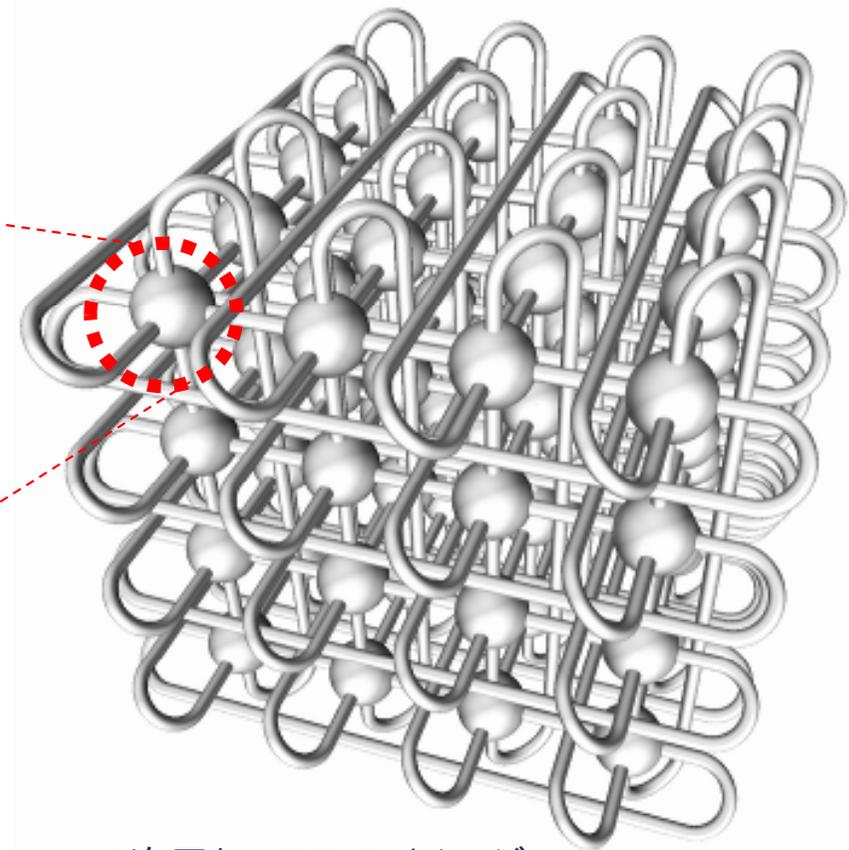
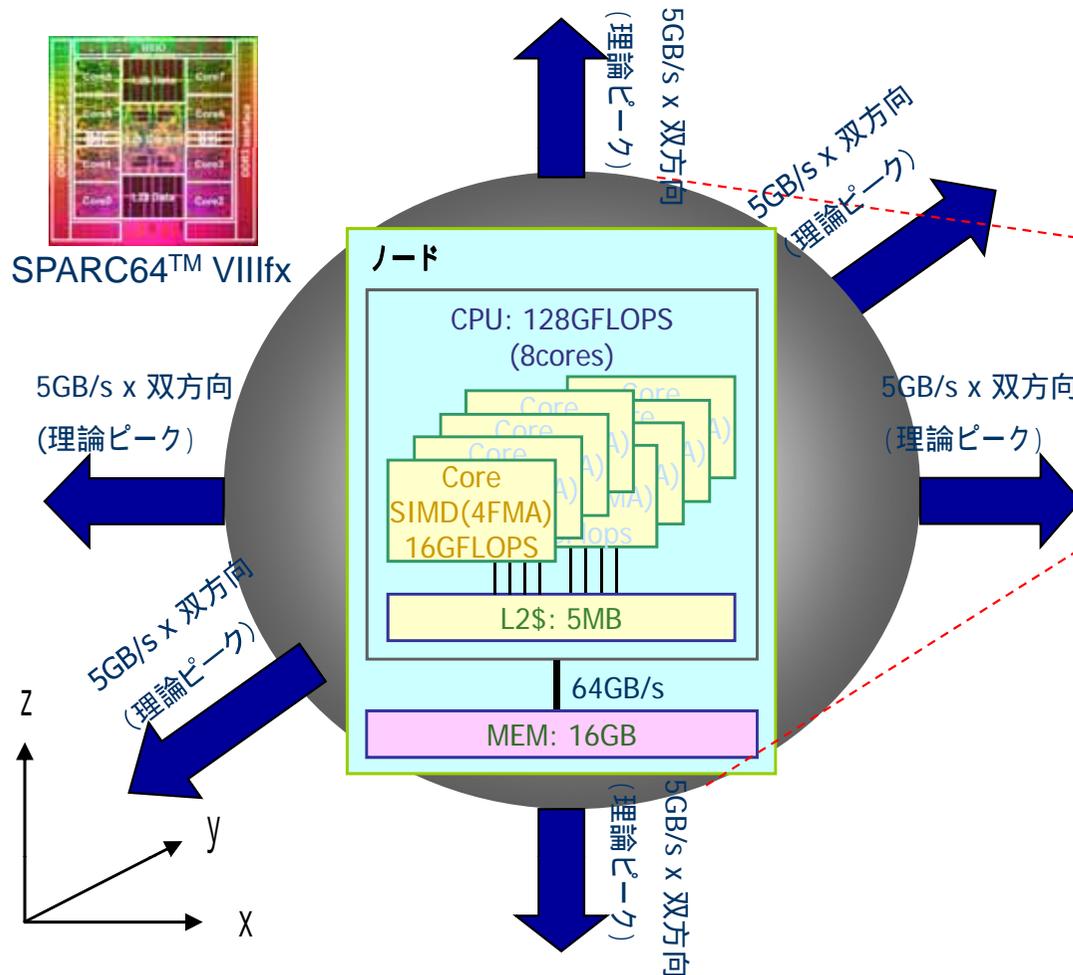
システム構成概要



計算ノード群の構成

- 計算ノード数(CPU数): 8万以上
 - コア数: 64万以上
- ピーク演算性能: 10PFLOPS以上
- メモリ総容量: 1PB以上(ノード当り16GB)

- ネットワーク: ユーザービューは3次元トラス
 - 帯域: 3次元の正負各方向にそれぞれ 5GB/s x 2(双方向)【理論ピーク】
 - ケーブル: 約200,000本, 約1200km



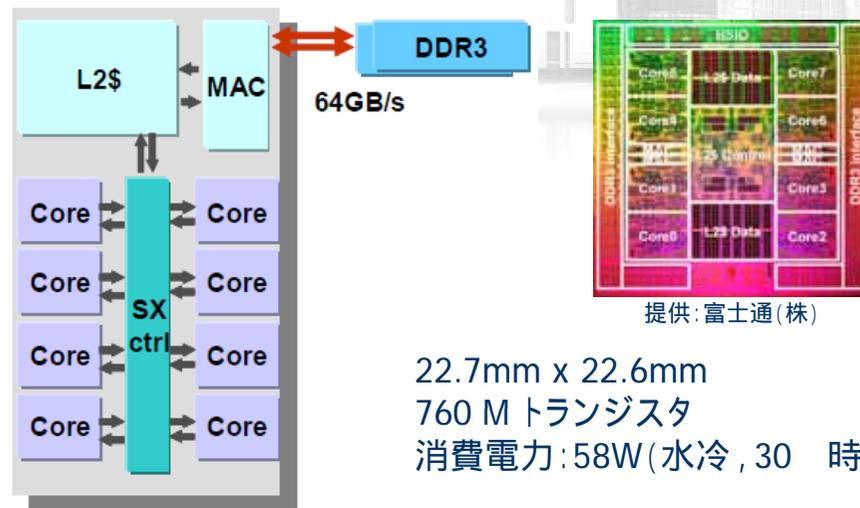
提供: 富士通(株)

プロセッサ構成

- 8コア構成, 各コア256本の浮動小数点レジスタを備えたスーパースカラ方式
 - SIMD拡張(積和演算器2個 x 2セット)
 - コア当り16GFLOPS, CPU当り128GFLOPS

- コア共有の2次キャッシュ(5MB, 10way)
 - ハードウェアバリア機構
 - プリフェッチ機構
 - セクタキャッシュ機能(次ページ)

- データ供給能力
 - レジスタ L1キャッシュ間: 4B/FLOP
 - L1キャッシュ L2キャッシュ間: 2B/FLOP
 - L2キャッシュ 主記憶間: 0.5B/FLOP

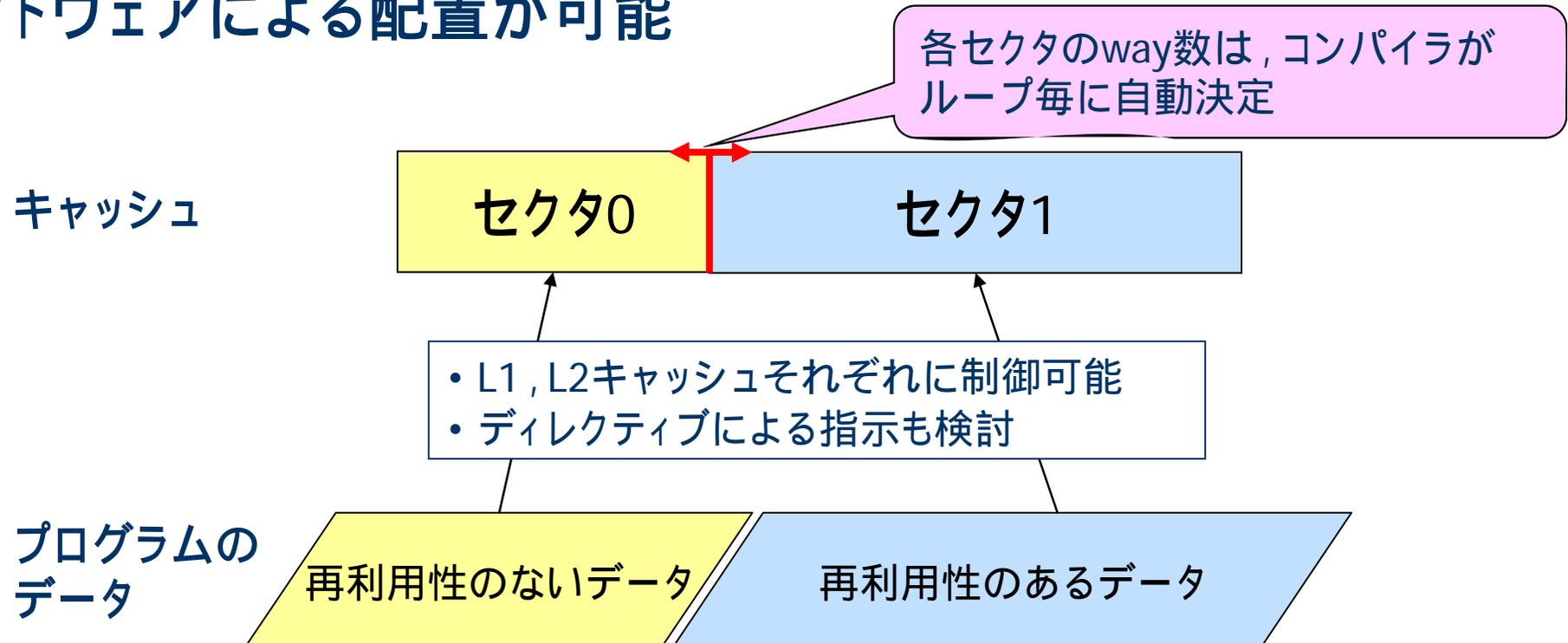


	仕様
CPU性能	128GFLOPS(16GFLOPSx8コア)
コア数	8個
浮動小数点演算器構成(コア当り)	積和演算器: 2 x 2個(SIMD) 逆数近似演算器: 2 x 2個(SIMD) 除算器: 2個 比較器: 2個 ビジュアル演算器: 1個
	浮動小数点レジスタ(64ビット): 256本 グローバルレジスタ(64ビット): 188本
キャッシュ構成	1次命令キャッシュ: 32KB(2way) 1次データキャッシュ: 32KB(2way) 2次キャッシュ: 5MB(10way)コア間共有
メモリバンド幅	64GB/s(0.5B/F)

より詳細な情報は, 「SPARC64™ VIIIfx Extensions」を参照のこと
<http://img.jp.fujitsu.com/downloads/jp/jhpc/sparc64viiiifx-extensions.pdf>

セクタキャッシュとは？

- 再利用性のあるデータを選択的にキャッシュに残す仕組み
- ソフトウェアによる配置が可能



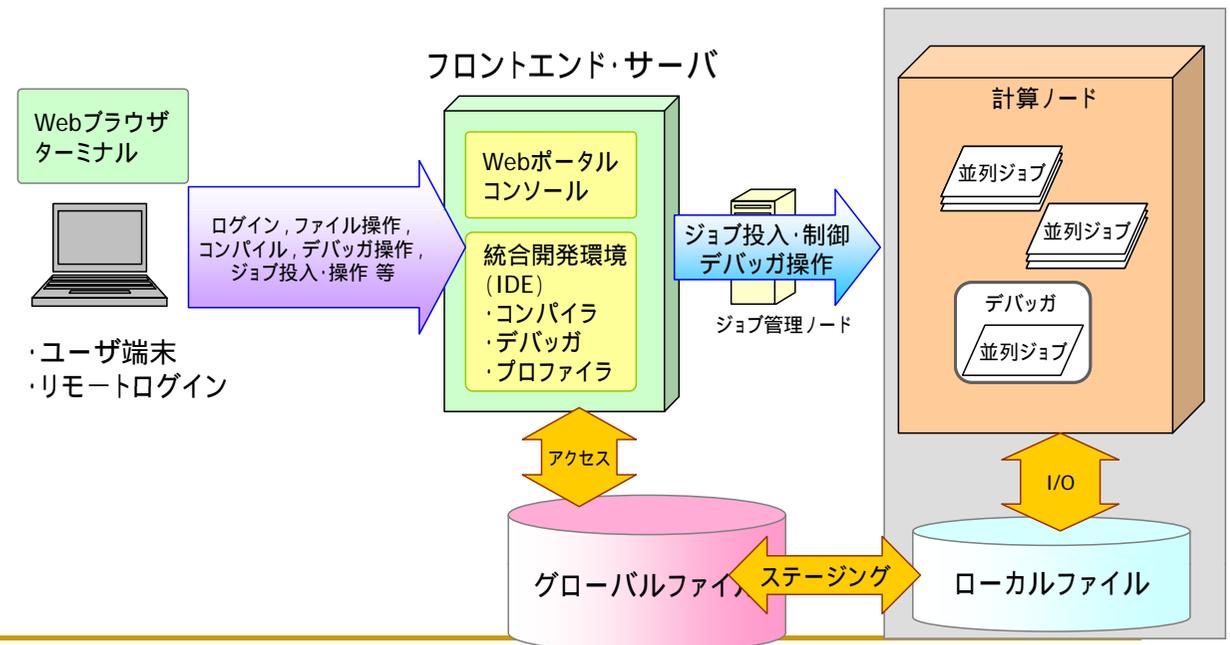
- 再利用性のあるデータを含むプログラム例

```
do j=1,n
  do i=1,n
    a(i) = a(i) + b(i,j)
  enddo
enddo
```

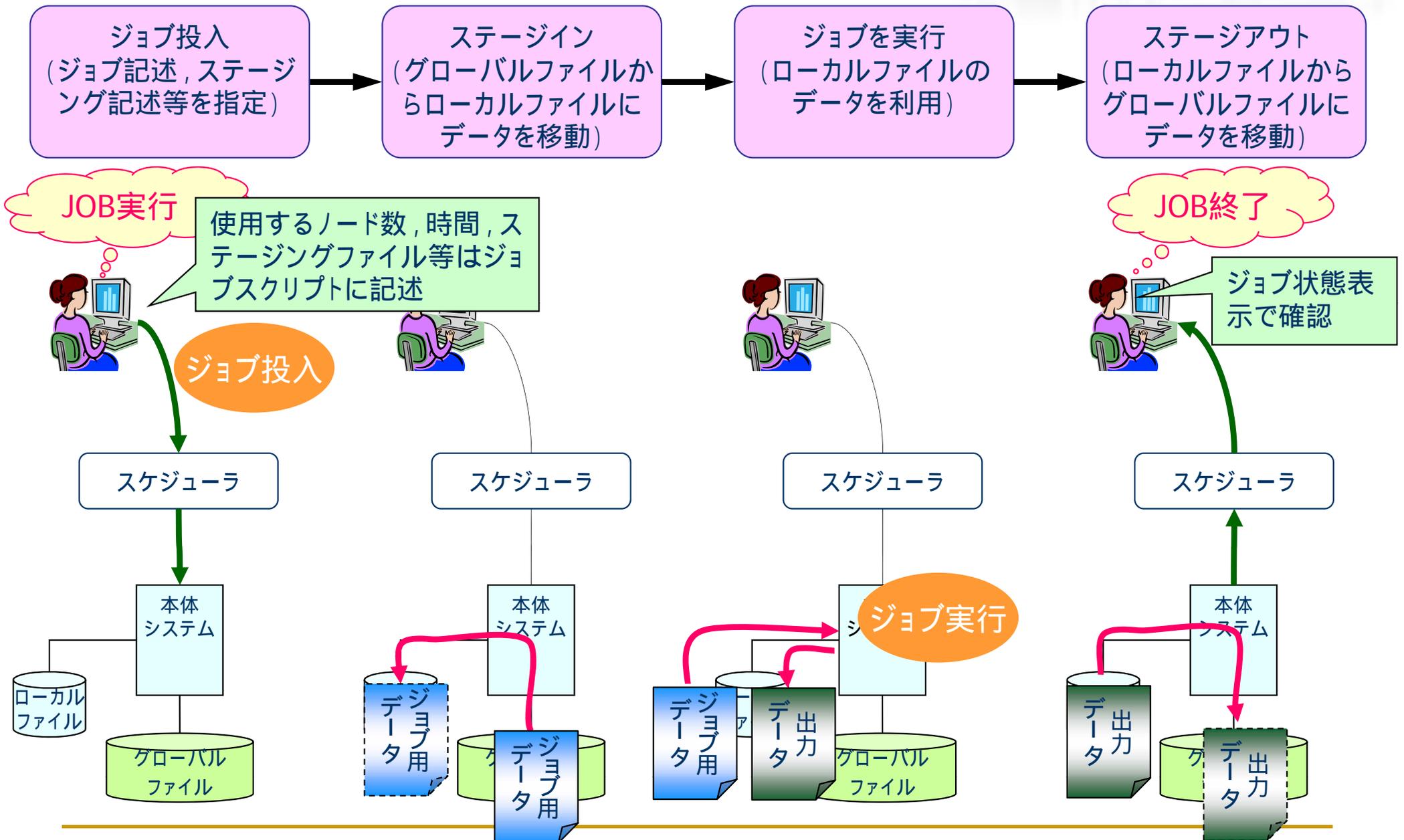
システム利用環境

- OS: Linuxをベースとしたオペレーティングシステム
 - POSIX規格に準ずるコマンド群を提供
- 大規模分散ファイルシステム(2階層のファイルシステム)
 - ファイルステージング機能
 - ジョブ実行前にファイルサーバからIOノードへファイルを転送(ステージイン)
 - ジョブの出力ファイルをIOノードからファイルサーバへ転送(ステージアウト)
 - ファイル共有機能

- バッチジョブを主体としたジョブ実行環境
 - デバッグ用に会話型環境を用意(予定)



バッチジョブ実行時の処理の流れ



プログラム言語, コンパイラ

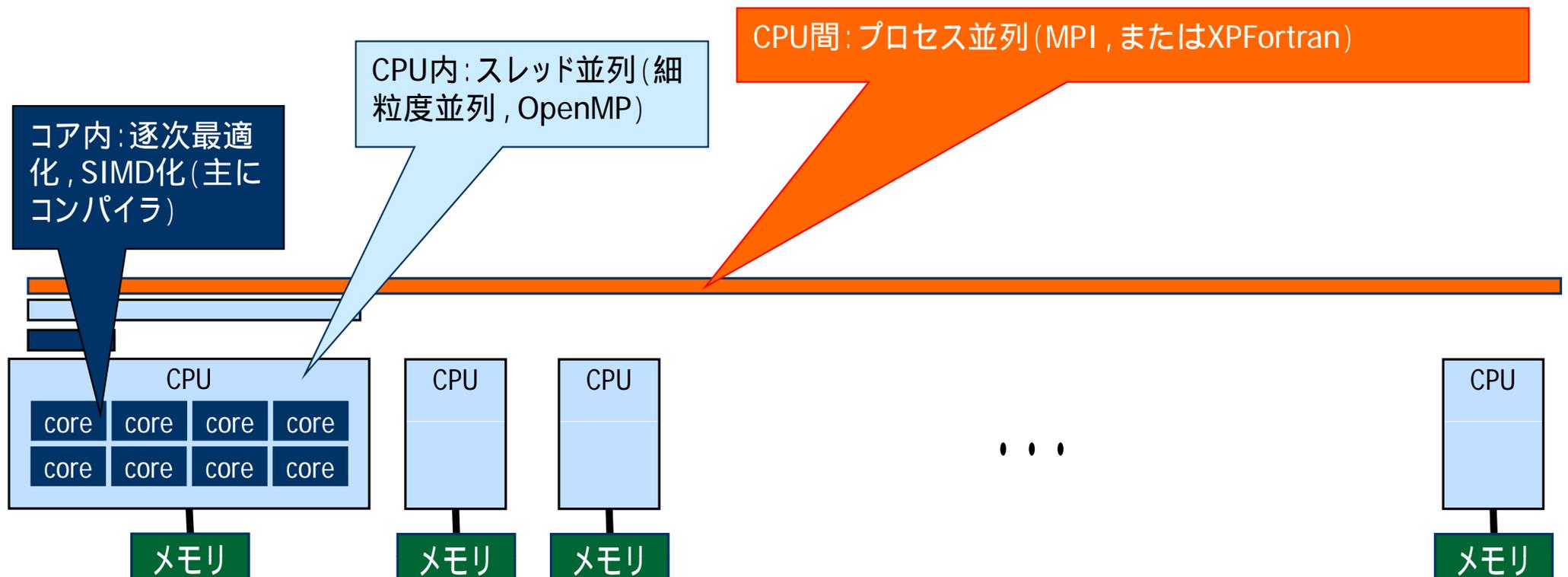
- Fortran 2003, XPFortran, C, C++
- GNU C/C++ 拡張仕様
- 4倍長精度演算をサポート: IEEE754R及びdouble-double形式
- SPARC64™ VIIIfxの機能を有効活用するコンパイラ機能
 - SIMD機構の活用
 - 自動ベクトル化を応用したSIMD命令を自動生成
 - IF文を含むループのSIMD化(マスク付きSIMD化)
 - 大容量レジスタ(倍精度浮動小数点 256本)の有効活用
- セクタキャッシュの利用
 - セクタキャッシュを考慮したプリフェッチ命令の自動生成
 - セクタキャッシュをユーザが意識して利用するためのディレクティブ
- 自動並列化
 - マルチスレッド化, パイプライン並列化機能

ライブラリ及びプログラム開発支援環境

- MPIライブラリ (MPI-2.1に対応)
 - 低レイテンシ・高スループットの実現
 - トポロジ構成を意識した集団通信関数を提供
 - Bcast /Allgather /Alltoall /Allreduce
 - インターコネクットのハードウェアバリア機構を用いたハードバリア/リダクション演算の活用
- 数値計算/科学技術計算ライブラリ
 - システムにチューニングされたBLAS, LAPACK, SSL II (富士通製科学技術計算用ライブラリ), FFTWを提供
- 開発支援ソフトウェア
 - デバッガ: DWARF2対応
 - 性能解析ツール: デバッグツール, プロファイラ, MPIトレーサ等の連携

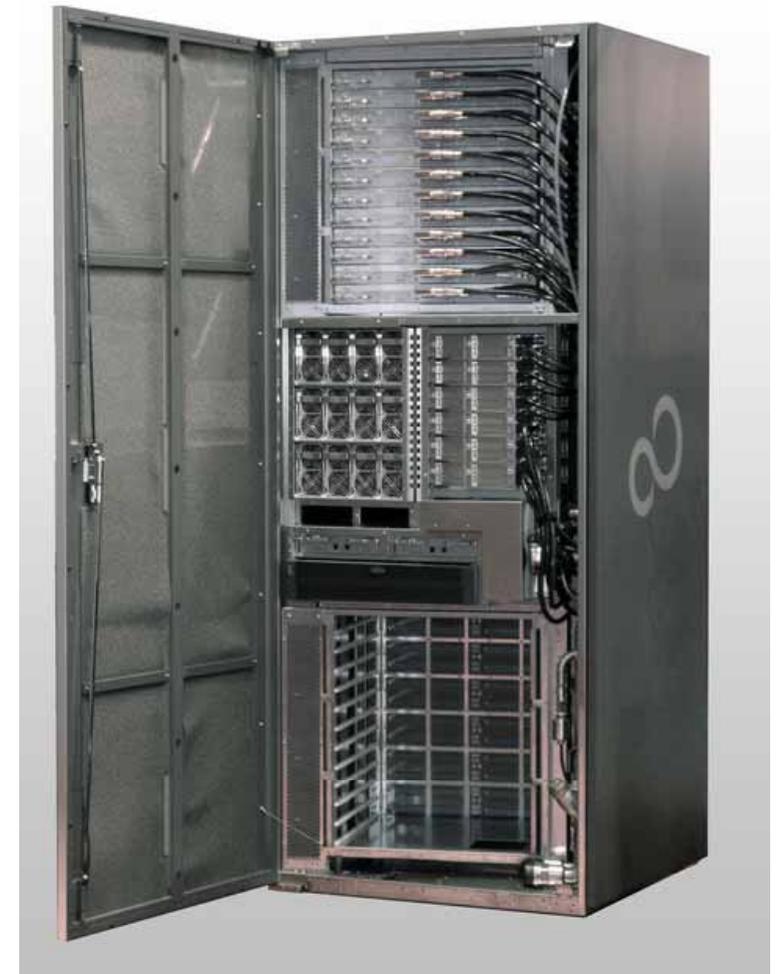
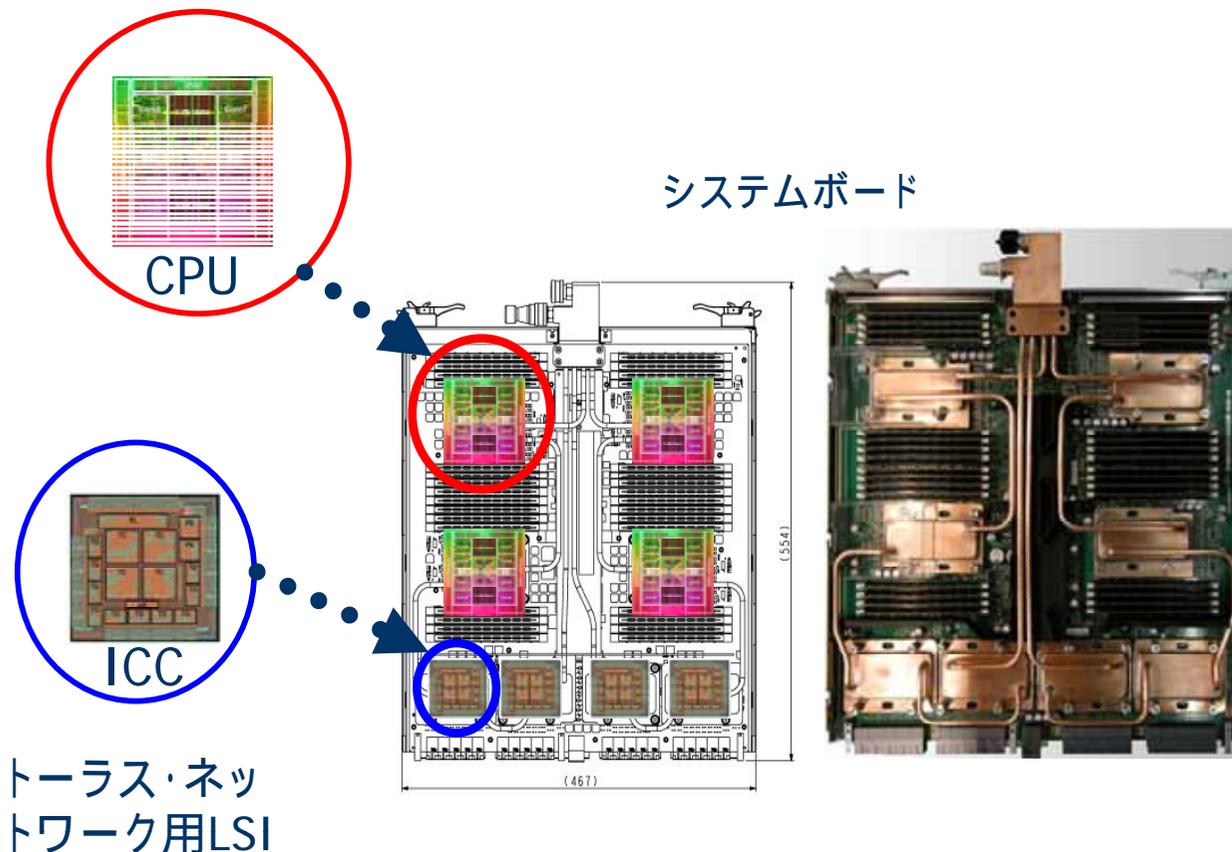
プログラミングモデル

- スレッド並列 + プロセス並列のハイブリッド型を推奨
 - コア内: コンパイラによる逐次最適化, SIMD化
 - CPU内: スレッド並列 (自動並列化, OpenMP)
 - CPU間: プロセス並列 (MPI, XPFortran)
- フラット型も可能



システム開発の状況

- LSI開発(45nm半導体プロセス)
- 試作機が完成. ハードウェア及びソフトウェアの試験を実施中



提供: 富士通(株)



次世代スーパーコンピュータ施設について

次世代スーパーコンピュータ施設



450km (280miles)
west from Tokyo

兵庫県神戸市中央区港島南町7丁目(ポートアイランド第2期内)
ポートアイランド南駅より徒歩約1分, JR新神戸駅から25分



建屋イメージ



正面

【計算機棟】

- 延床面積 約10,500m²
- 建築面積 約 4,300m²
- 構造 鉄骨造り地上3階地下1階（免震）

【研究棟】

- 延床面積 約9,000m²
- 建築面積 約1,800m²
- 構造 鉄骨造り地上6階地下1階（免震）



北西から研究棟側を見る

建屋建設の状況

平成20年11月12日



平成21年3月26日



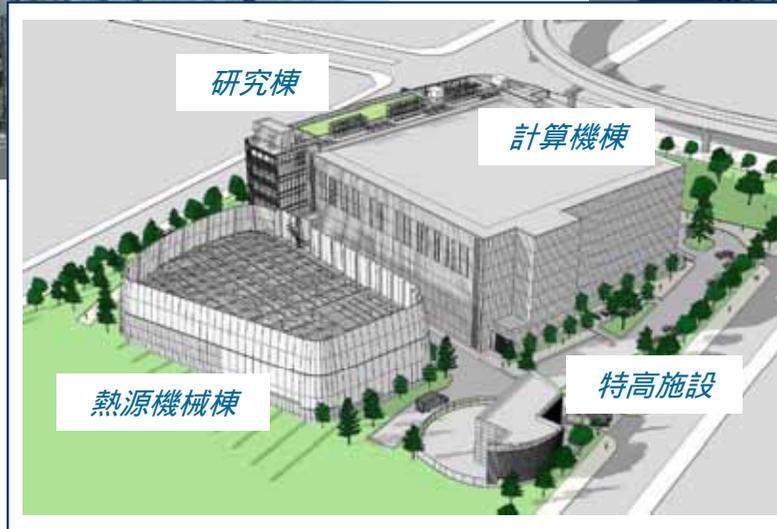
平成21年7月22日



平成21年11月24日



施設の建設風景 (平成22年1月18日)



研究棟

計算機棟

居室	計算機室 計算機筐体	
居室		
居室	空調機械室 空調機	
居室		
居室	居室	計算機室 グローバルファイルシステム
居室		
空調機械室等	空調機械室	空調機



施設内部

次世代スパコン設置フロア(計算機棟3階)



冷凍機(熱源機械棟)



太陽光発電パネル(屋上)



フリーアクセス架台



研究棟

計算科学研究機構(仮称)について

- 次世代スーパーコンピュータを維持管理, 高度化し, 効果的かつ効率的に利用者に提供
- 自ら計算科学技術を先導し, 神戸拠点をハブとして世界最高水準の計算科学技術のCOEを形成
- 計算科学研究機構のあり方については, 文部科学省及び理化学研究所において検討中. H22年10月に発足予定

