

# AXEとPCCC

AXEのAIとカスタムCPUコア設計、ロボット用ハードウェアIP提供  
サービス

2021/DEC

AXE, Inc.

# (株)アックス(創業30年!)の基本ソフトの採用実績



シャープ  
携帯電話



オリンパス デジカメ



シャープ ホームサーバ



ロボット



航空自衛隊



ザウルス



国スパコン富岳 OS研究

資本金+資本準備金=5億3千万円

Nextyエレからも資本が入っている

村井純先生(インターネット殿堂入り)も株主だ

富士通 FR/V, ルネサス(旧日立製作所)SH-Mobile, SH2A, 東芝 MeP, ルネサス(旧NEC)V850, セイコーエプソン C33, C17, シャープ LH795xx

富岳にはMcKernelが採用されている

XcalableMPの仕様策定に参加

同言語コンパイラ開発



前のAIブームの時のAI開発言語。国家プロジェクトICOTの核言語

## 竹岡

1980年代: Wnn(うんぬ)、Temporal Prolog(時相論理Prolog)を  
京都大学 数理解析研究所の地下辺り(KABA)で作ったり。

1990年代初頭:豊橋技科大 湯浅研にて、1024PE規模の超並列計算機“SM-1”のLSIハードウェア、基本ソフトウェアの設計開発に携わる。

Common Lispで開発ツール書いた。

当時、超並列計算機は、

ニューラルネットのシミュレーション

デジタル・アニーリング

(今の量子コンピュータが行なっている計算)

によく使用された

湯浅太一、萩谷昌己先生は  
Kyoto Common Lispの  
作者。  
LispはAI開発言語



萩谷さんに貰った



湯浅研 SM-1 フロントエンドはSparc  
開発環境はCommon LispとC

# Autoware応用 iinoプロジェクト

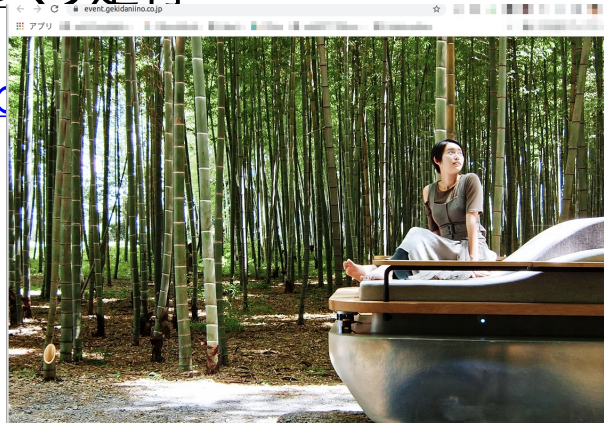
「ただの畳」

- iino(ゲキダン イイノ)

- 関西電力の新規事業プロジェクト
- 時速 5km/h でゆっくり走行

<https://gekidaniino.co.jp/>

<https://iinomob.jp/>



- 2019年:悟空のきもち(ヘッドスパ)、関西電力、損保ジャパン日本興亜 3社共同プロジェクト
- 日本初の自動運転車に保険
- 自動運転で走るタタミのうえで、ヘッドスパを施術

[https://www.sjnk.co.jp/~media/SJNK/files/topics/2018/20190115\\_2.pdf](https://www.sjnk.co.jp/~media/SJNK/files/topics/2018/20190115_2.pdf)

event.gekidaniino.co.jp 宇都宮 竹林若山農場



AXEとPCCC

# これまでの、AXEとPCCC

- S-Core x86 64bit版を独自に開発、コードを寄付
- その後、PCCC内で別途開発された (^\_^;
- その後、理事にさせていただく (会費 2口 \ (^\_^; /
  
- Xcalable MP策定に参画
  
- McKernelへの貢献(PCCC活動ではない?)
- 共同研究者として、ある時期、開発に貢献



# これまでの、AXEとPCCC周辺

- たいへん優秀な社員 高野氏を産総研へ引き抜かれる \ (^-;/
- 高野氏は ABCIを作ったり
- PCCCのAI部会を始めたり
- インターフェース誌へ投稿する記事中で、さりげなく
- XcableMP や KMR (K Map&Reduce) の宣伝を実行
  - 2021年11月号で KMR
  -
- 



# これからの、AXEとPCCC

- OSSを軸とした活動の支援
- たけおかは、OSSコンソーシアム 副会長 (前身は”Linuxコンソーシアム”、合計20年以上の歴史)
- 組み込みのエッジと、高速計算のエッジで、エッジの利いた活動するぜっ



これからの俺たち

俺のハードウェア  
(俺のASIC前夜)

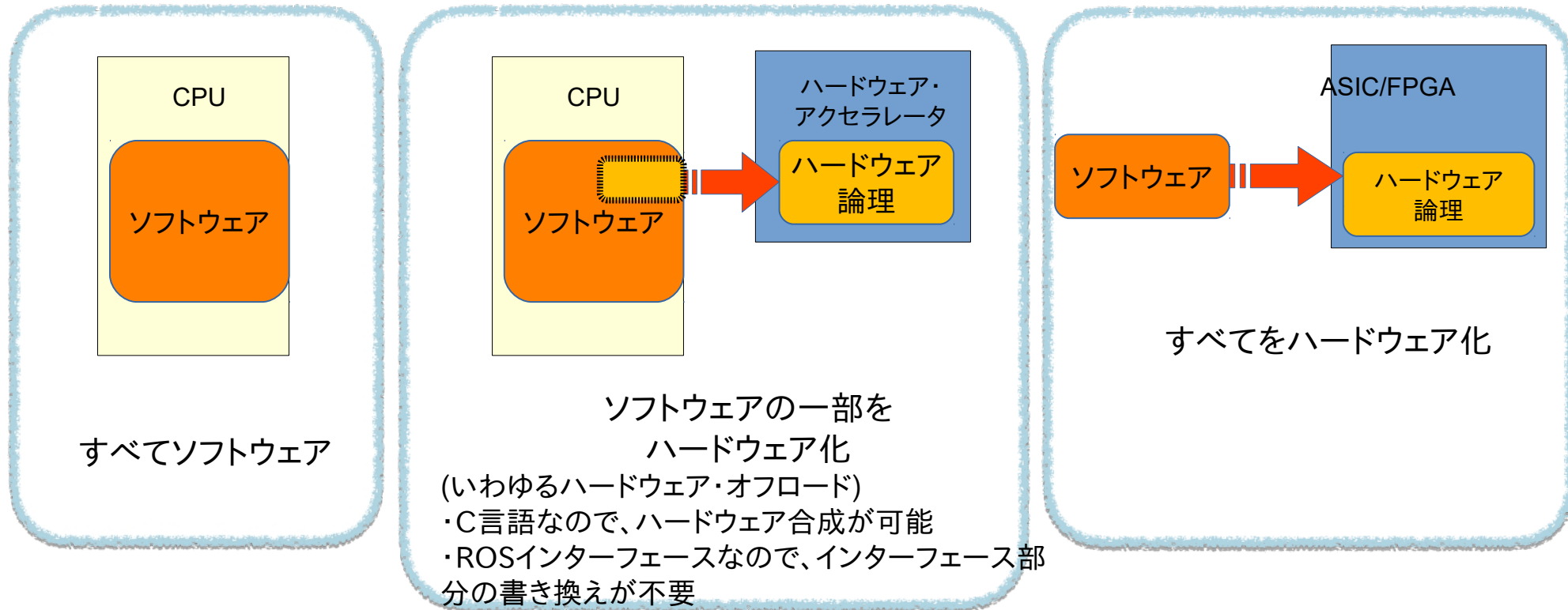
高位合成で  
時代が変わった

# 高位合成により

- C言語ライクな(高位合成)言語で書くと、どんな形でも、どこでも実行できる
- モジュール間インターフェースは ROS2
  - AXEからの提案

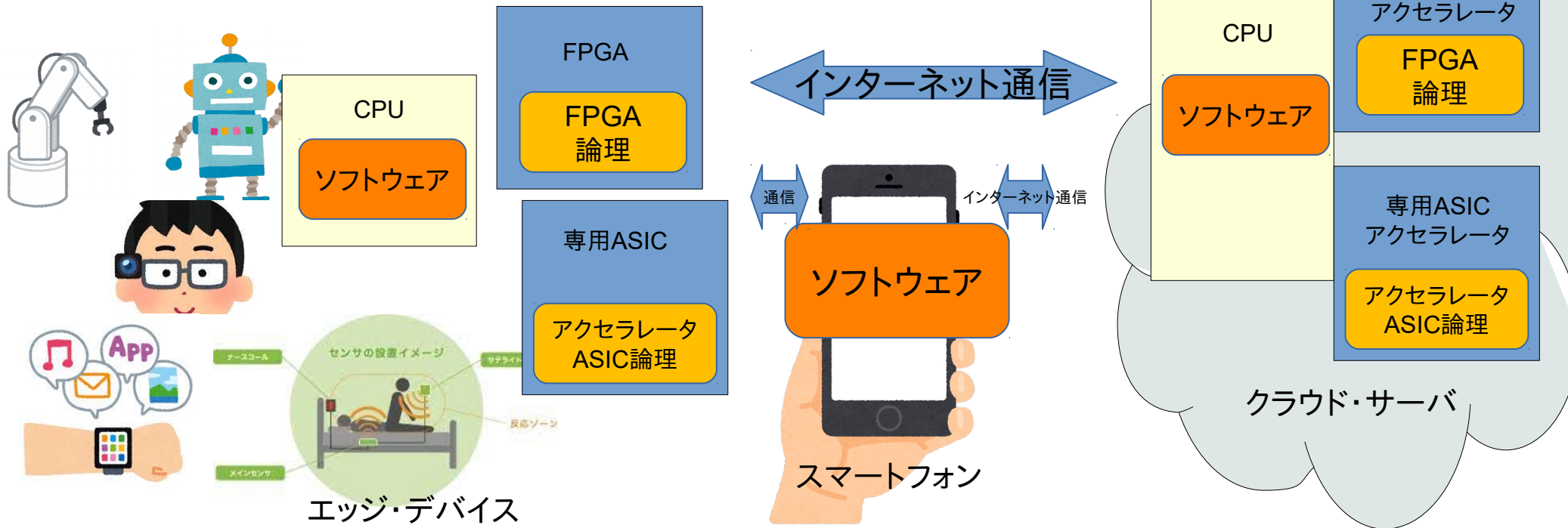
# 高位合成によりHW⇔SWの行き来が自在

- C言語(高位記述言語)で書くと、どんな形でも、どこでも実行できる
- ROS2インターフェースで柔軟



# 高位合成により、最適な ヘテロジニアス・インテグレーションへ最短距離で

- 書いたソースコードは、ハードウェアにもソフトウェアにもなる
- クラウド・サーバのハードウェア上でも、スマートフォンでも、エッジ・デバイスのハードウェアでも動く
- 手戻りがない
- ハードウェア/ソフトウェアの分割点を容易（ローコスト）に変更できる



# 高位合成により

- サイバー空間: C言語(高位記述言語),DSLで書く



[合成系]



- フィジカル空間: ASIC(SoC)になる

- センサ
  - アクチュエータ
- が動作

- 低消費電力 & 高効率

- 専用LSI(ASIC)だから

※今現在は、前夜だから  
FPGAで動かす

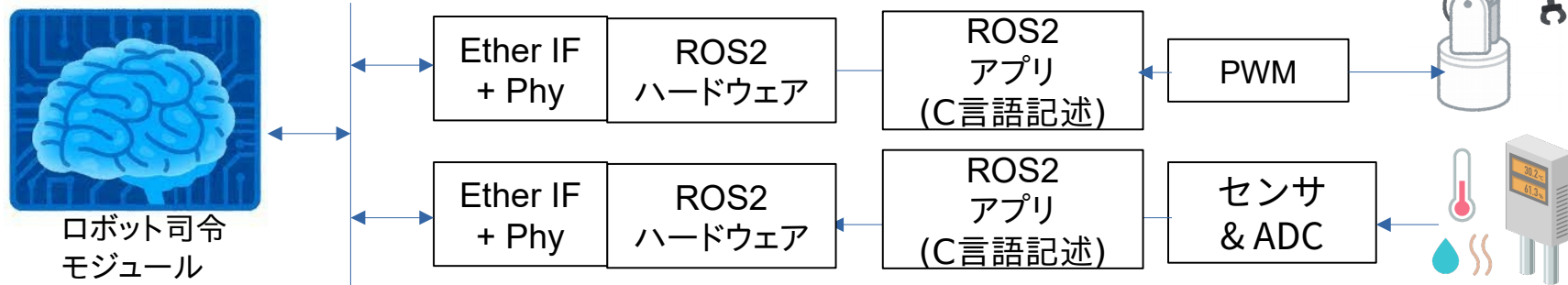


# ROS2プロトコルを完全ハードウェア化した…

## AXEでは、ROS2プロトコルを完全ハードウェア化した

- CPU無しで、ロボットの部品モジュールができる
  - センサとROS2プロトコルHWだけで、センサ・モジュール
  - PWMとROS2プロトコルHWだけで、アクチュエータ・モジュール
  - アプリケーションはC言語で書いておけば、すぐハードウェア論理に合成
- ロボット部品が、ゴミのようなLSIでできる ← CPU不要
- CPU脳の敗北

※ROS2ハードウェアには、コンフィギュレーション用のPROMがあることが望ましい

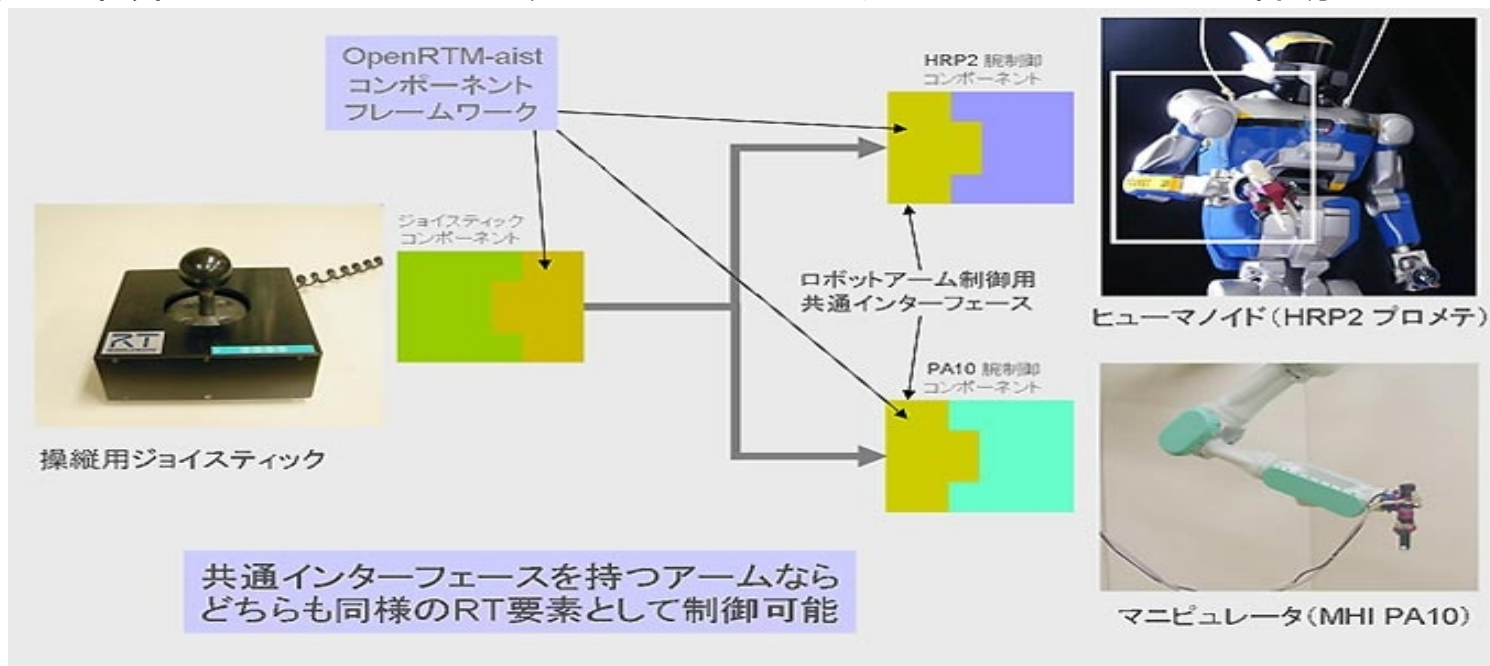


# ロボット用ミドルウェア(ROS, RTミドルウェア など)

ROS ロボット・ミドルウェア = ソフトウェア・バス

ロボットのモジュールの流通性が高まる

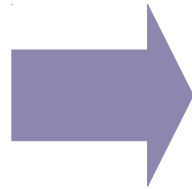
日本のロボット業界は、ROSをデファクト・スタンダードにしようと活動している



CPU脳を  
たたき直す

# もう、CPUは(簡単には)速くならないよ

- ついに、微細化 限界
- 微細化 による
  - 高集積
  - 高クロック周波数

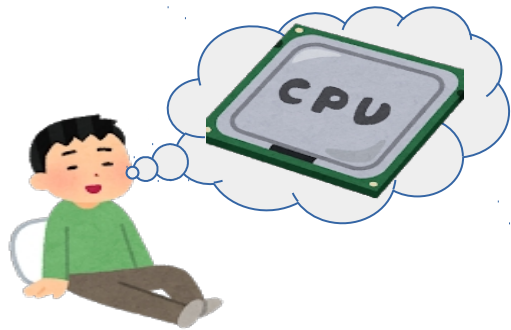


- 専用 ロジック回路による
  - 高速化
  - 省 消費電力  
を行うしか

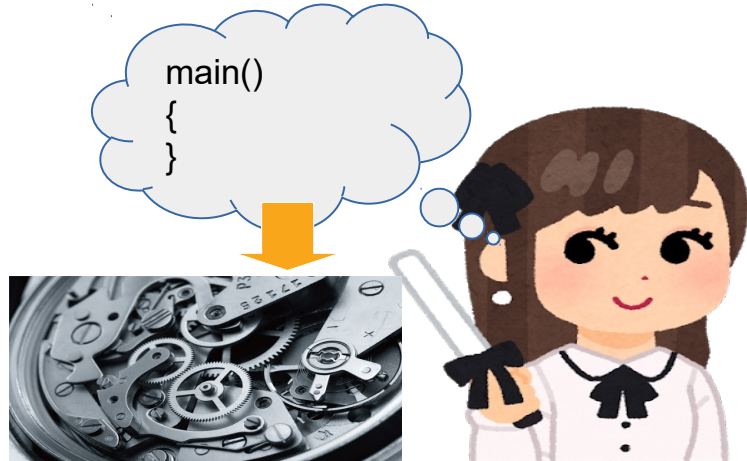
は終了

# 自由ASIC時代

- 「CPU脳」な人類を、パラダイムシフト
  - CPU抜きアーキテクチャを、すすめる
- CPU抜き システムのアーキテクチャ決定をサポートすべし



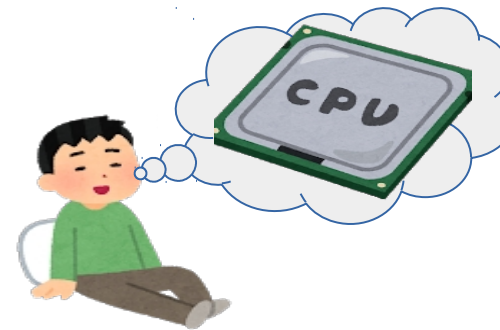
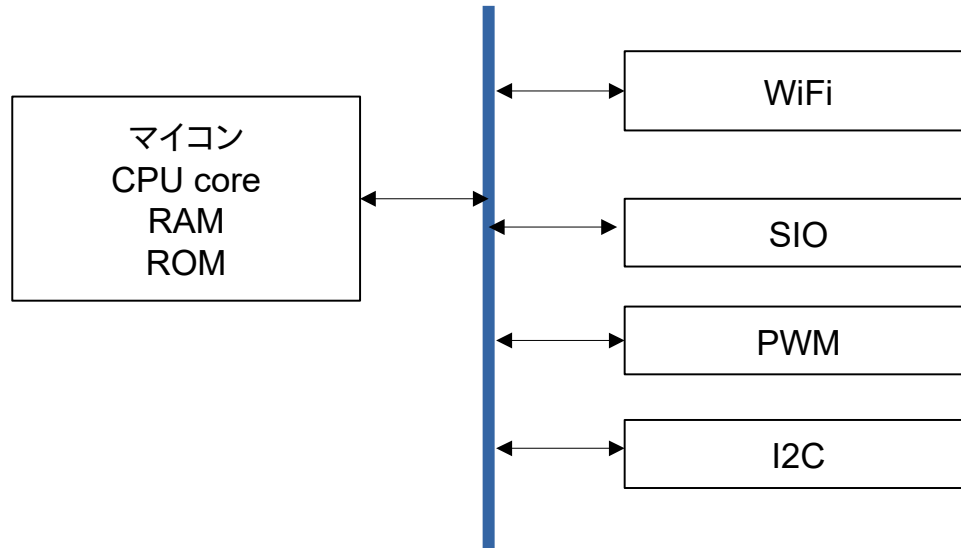
旧人類 CPU脳



ハードウェア  
(状態数がたいへんに大きい精密機械)

# CPU脳

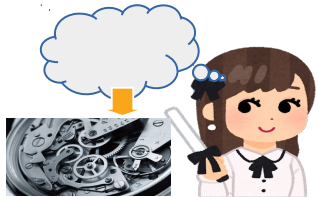
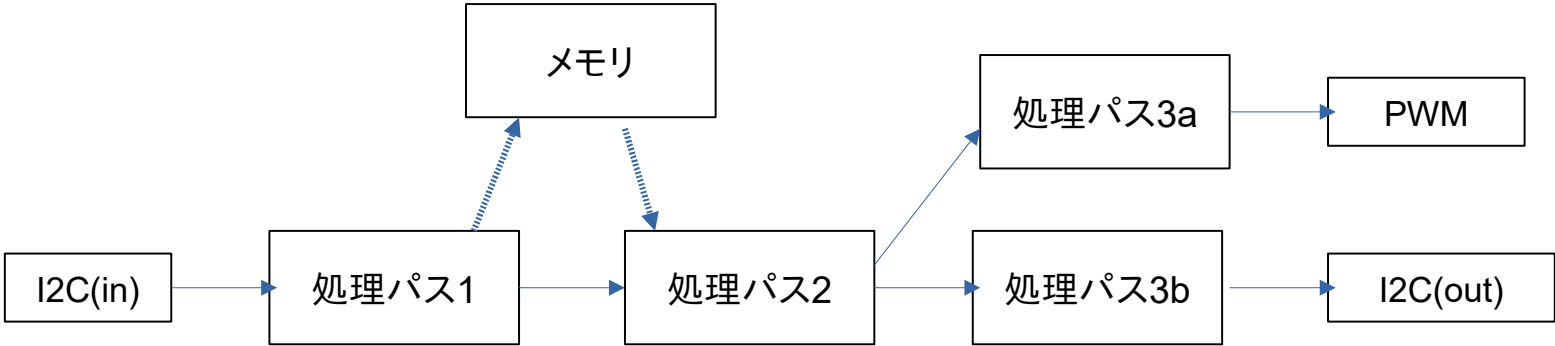
- 中心コントローラ(CPU)が支配する、コモンバス方式
- 今の周辺デバイスは完全 自立で動けない
  - DMA可能でも、初期化はCPU依存
  - (昔は、初期化 不要なSIO LSIとかあった.baud rateなどは外部ピンで設定)





# 自由ASIC

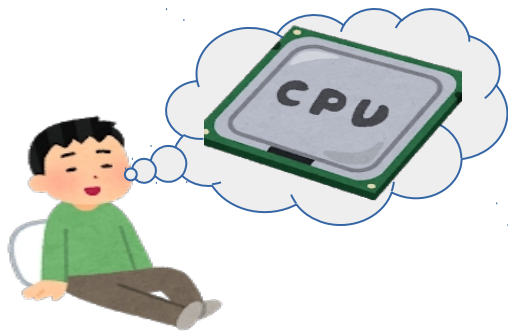
- 外からのデータは順番にやってくる
  - シリアル/パラレル
- データの処理は、データフローのままに…!
- データフロー = パイプライン
  - たまには、バッファ・メモリも許してやろうか…



※I2CはIn/Outは、通信線が共通なので、適切な調停(排他制御)を

# 脱CPUアーキテクチャを推進する

- 新しい細粒度 高並列アーキテクチャの時代
  - 1port RAMをやめさせる、D-FFを使わせる
- 同時並列にバラバラにデータ・アクセスできる
- 教育&コンサルテーションを提供します!



CPU脳プログラマ



ツールと教育

背景：  
カスタムLSI  
設計&製造の  
民主化

# Googleがカスタム半導体の民主化・自由化を推進

- Googleと半導体ファウンドリの「SkyWater」が協力し、業界初となるオープンソースのPDKを公開
  - Skywaterは2017年に米Cypress Semiconductorからスピンオフしたファウンドリ企業
- PDK プロセス設計キット
- ある特定の半導体プロセスで回路設計を行う際に必要な設計情報
- 半導体の設計者は、半導体製造のファウンドリから「Process Design Kit(PDK)」と呼ばれる開発キットを購入
- 半導体ファウンドリが提供するPDKは高価 → それが無料 OSSに!
- SkyWaterの130nmプロセス「SKY130」で半導体チップの製造を行うための設計を無料で行うことが可能
- GitHub - google/skywater-pdk: Open source process design kit for usage with SkyWater Technology Foundry's 130nm node.  
<https://github.com/google/skywater-pdk>

# FOSSi(Free and Open Source Silicon Foundation)

- FOSSi(Free and Open Source Silicon Foundation)
  - 無料のオープンデジタルハードウェア設計
  - そのエコシステムを支援
  - 非営利団体
- [FOSSi Dial-Up] Tim Ansell - Skywater PDK: Fully open source manufacturable PDK for a 130nm process  
<https://www.youtube.com/watch?v=EcZw2IWdnOM>
- 唯一オープンソース化がなされていなかったPDKデータがいよいよオープンソース化された
- FOSSiでは、半導体 試作を無料でできるサービスも提供
  - (申込みがうまくできないが…)
- GoogleがスポンサとなりMPWシャトル・サービスを、**無料で提供**する予定
  - MPW(Multi-project wafer):
    - さまざまな顧客からの異なる半導体チップを1枚のウェーハで製造する
  - Skywater社で製造

# 国内もLSI開発の民主化 推進

日本も、国の金で 施設を用意

ふくおかIST(公益財団法人 福岡県産業・科学技術振興財団)

福岡システムLSI総合開発センター

「システムLSI設計試作センター」

- [http://www.ist.or.jp/lsi/pg04\\_02.html](http://www.ist.or.jp/lsi/pg04_02.html)

- ここで使用されているツールはほとんどがOSS
  - NEC Cyber Work Bench程度が商品
- ベンチャー企業が半導体の設計ツールを安価で利用できる
- LSI設計、少量 試作できる
  - 50～100万円 あれば、LSIの少量生産ができる仕組みがある



# EDA開発用 OSS 日本でも流行

福岡システムLSI総合開発センター

「システムLSI設計試作センター」

の設計ツール一覧

基本、OSSで揃えてある

EDA機能		製品名
ハイレベル設計	Cレベル合成	* CyberWorkBench ※NECの商品
フロントエンド設計	論理シミュレータ	* Incisive Enterprise Simulator L
	回路図エントリ	* Schematic Editor
		* ASCA
	シミュレーションIF	* ASCA Basic
		* Virtuoso ADE
	総合回路設計	* ASCA Sim.faceA
		* C <sup>3</sup>
		* Composer IFオプション
		* Composer IF
		* Verilog Interfaceオプション
* Verilog Interface		
アナログ回路シミュレータ	* SPICE Interfaceオプション	
	* Analog HSPICE IF	
	* Spectre circuit Sim	
レイアウト	汎用回路波形解析	* Msim
	レイアウトエディタ	* SimVision
		* Virtuoso LE
レイアウト検証 その他	Cadence Linkオプション	* ISMO
	DRC	* Cadence Link (DF II Upgrade)
	LVS	* Calibre DRC
	IFオプション	* Calibre LVS
	DRC/ERC	* Calibre RVE
	Caliber IFオプション	* iDRC/ERC
寄生パラメータ抽出	* Calibre IF	
		* Calibre xRC

# FPGAもより自由に

非営利団体「Open Source FPGA Foundation (OSFPGA Foundation)」

<https://osfpga.org/>

- 2021年4月8日、非営利団体「Open Source FPGA Foundation (OSFPGA Foundation)」の設立が発表された。
- OSFPGA Foundationは、オープンソースのFPGA設計ツールとIPブロックの普及推進を目的に組織された団体で、Open-Silicon社の創業者でSiFiveの会長も務めていた
- Naveed Sherwani氏が会長を務める。ボードメンバーには大学や研究機関の研究者が名を連ねており、FPGAベンダからはQuickLogicの社長兼CEOであるBrian Faith氏も参画している。同氏はオープンソースのチップ設計を目指す「CHIPS Alliance」やRISC-Vベースのオープンソースコアを

<https://www.eda-express.com/2021/04/fpgaipopen-source-fpga-foundation.html>

ソフトコアCPU  
改造 承ります

# RISC-Vのトラストゾーン

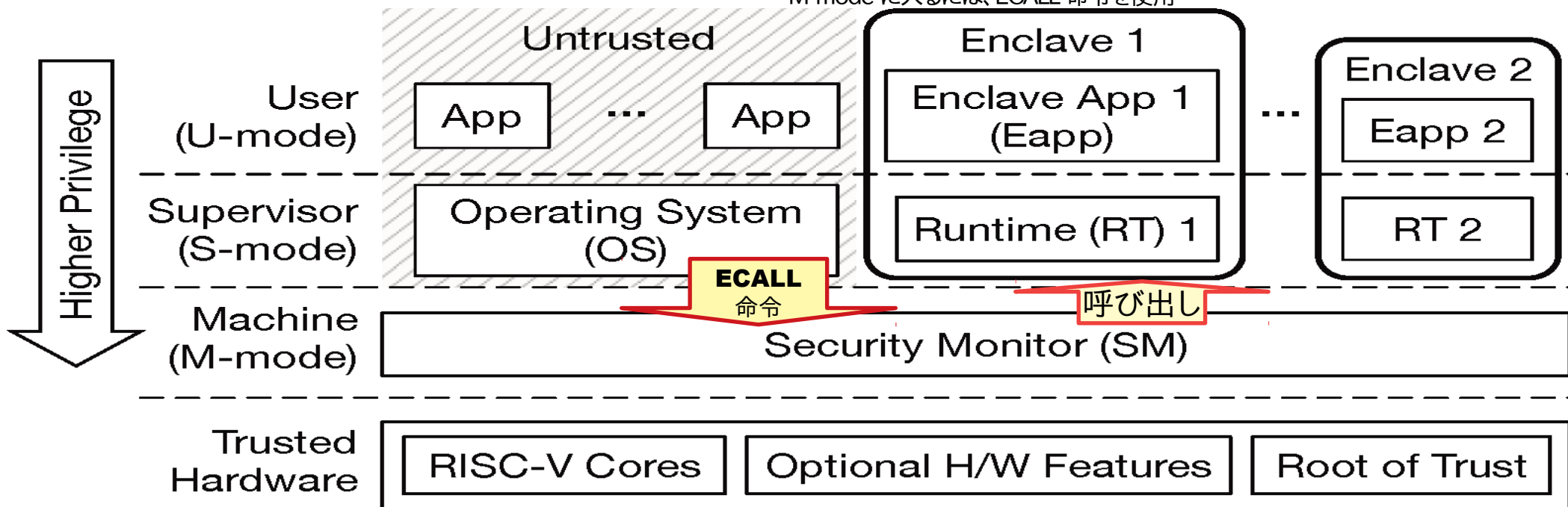
## TEE実装 Key stone が、どう動くか調査

<http://docs.keystone-enclave.org/>  
オープンソース・プロジェクト

ARMでいう Trust Zone と同等のものを、RISC-Vで実現

- OSSなので、ソースを読んで調査

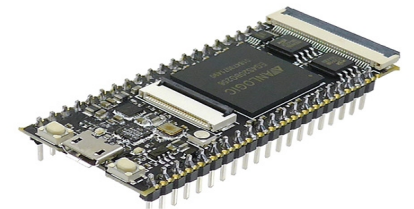
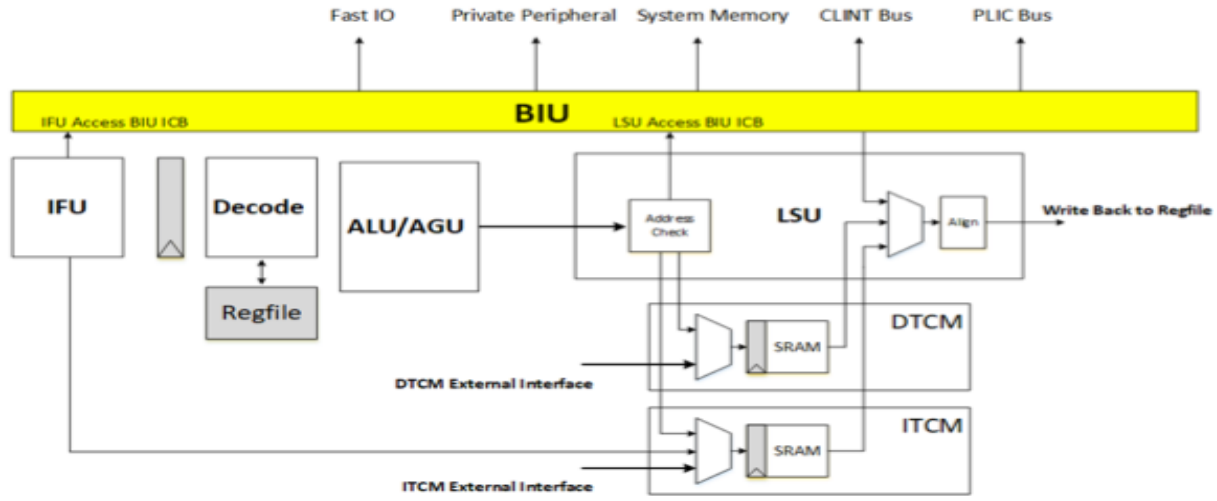
- RISC-V(Key stoneが使用の実装) には、3つのレベルがある
- U-mode (User) / S-mode (Supervisor; OS) / M-mode (Trusted)
- M-modeのみ物理空間で、プロテクトできる(TrustWorld)
- U-mode や S-mode は仮想空間(通常のOSが使用)
- M-mode に入るには、ECALL 命令を使用



# Humming bird E203 core改造

- e203には、ビット操作 拡張命令 “B”が入っていない
- オレオレ 命令 を追加

population, parity, clz(count leading zero), ctz(count trailing zero),  
Float add, bit reverse, half word exchange, quarter word exchange



E203はTang Primer FPGAボードで動作するRISC-Vソフトコア

図は下記より引用:

[https://content.riscv.org/wp-content/uploads/2018/07/Shanghai-1110\\_HummingBirdE200forShanghaiDay\\_v1.pdf](https://content.riscv.org/wp-content/uploads/2018/07/Shanghai-1110_HummingBirdE200forShanghaiDay_v1.pdf)

• ITCM and DTCM is integrated inside Core

# SPARCもオープンソースなソフトコアあり

- Open Sparc

<https://www.oracle.com/servers/technologies/opensparc-overview.html>

- LEONシリーズ

- 欧州宇宙機関(ESA)が積極開発

- Open Sparc の継続

<https://en.wikipedia.org/wiki/LEON>

- Len3, 3FT,4,5

- LEON3FT : Fault-tolerant processor

<https://www.gaisler.com/index.php/products/ipcores>

<https://www.gaisler.com/index.php/products/processors/leon3>

- Leon3 はGPL

- SPARC v8 が FPGAでも動作

# オープンソースなソフトコア

- Opencores

<https://opencores.org/>

オープンソース・プロジェクトのコア

有名コアのRTL記述 多数アリ ※ライセンスに注意

Arithmetic core 109

Project	Files	Statistics	Status
<a href="#">1 bit adpcm codec</a>	●	Stats	
<a href="#">2D FHT</a>	●	Stats	
<a href="#">4-bit system</a>	●	Stats	
<a href="#">5x4Gbps CRC generator designed with standard cells</a>	●	Stats	done
<a href="#">8 bit Verilog Multiplier</a>	●	Stats	done
<a href="#">Adder library</a>	●	Stats	
<a href="#">AES128</a>	●	Stats	done
<a href="#">ANN</a>	●	Stats	
<a href="#">Anti-Logarithm (square-root) .base-2 .single-cycle</a>	●	Stats	done
<a href="#">BCD adder</a>	●	Stats	
<a href="#">Binary to BCD conversions .with LED display driver</a>	●	Stats	
<a href="#">Bluespec SystemVerilog Reed Solomon Decoder</a>	●	Stats	
<a href="#">Booth Array Multiplier</a>	●	Stats	
<a href="#">cavlc decoder</a>	●	Stats	done
<a href="#">Cellular Automata PRNG</a>	●	Stats	done
<a href="#">CF Cordic</a>	●	Stats	
<a href="#">CF FFT</a>	●	Stats	
<a href="#">CF Floating Point Multiplier</a>	●	Stats	
<a href="#">Complex Arithmetic Operations</a>	●	Stats	
<a href="#">Complex Gaussian Pseudo-random Number Generator</a>	●	Stats	
<a href="#">Complex Multiplier</a>	●	Stats	
<a href="#">Complex Operations ISE for NIOS II</a>	●	Stats	
<a href="#">Configurable AES-GCM 128-192-256 bits</a>	●	Stats	
<a href="#">configurable cordic core in verilog</a>	●	Stats	done
<a href="#">configurable CRC core</a>	●	Stats	
<a href="#">Configurable Parallel Scrambler</a>	●	Stats	done
<a href="#">CORDIC arctangent for IQ signals</a>	●	Stats	
★ <a href="#">CORDIC core</a>	●	Stats	done OCCP
<a href="#">CRCAHE</a>	●	Stats	
<a href="#">cr_div - Cached Reciprocal Divider</a>	●	Stats	
<a href="#">DCT - Discrete Cosine Transformer</a>	●	Stats	
<a href="#">Discrete Cosine Transform core</a>	●	Stats	done
<a href="#">double_fpu_verilog</a>	●	Stats	done

Processor

<a href="#">OpenRISC 1000</a>	●	Stats	done wbc OCCP ext
<a href="#">OpenRISC 1000 (old)</a>	●	Stats	done wbc
<a href="#">OpenRisc 1200 HP_Hyper_Pipelined_OR1200_Core</a>	●	Stats	done
★ <a href="#">OpenRISC 2000</a>	●	Stats	wbc OCCP ext
<a href="#">OpenTPUlike</a>	●	Stats	
<a href="#">P16C5x</a>	●	Stats	done
<a href="#">pAVR</a>	●	Stats	
<a href="#">PDP-11/70 CPU core and SoC</a>	●	Stats	done
<a href="#">PDP-8 Processor Core and System</a>	●	Stats	
<a href="#">Pepelatz MISC</a>	●	Stats	
★ <a href="#">Plasma - most MIPS I(TM) opcodes</a>	●	Stats	done OCCP
<a href="#">plasma with FPU</a>	●	Stats	
<a href="#">Potato Processor</a>	●	Stats	done wbc
<a href="#">PPX16 mcu</a>	●	Stats	
<a href="#">qrisc32 wishbone compatible risc core</a>	●	Stats	
<a href="#">QUARK RISK</a>	●	Stats	wbc
<a href="#">r2000 Soc</a>	●	Stats	wbc
<a href="#">Raptor64</a>	●	Stats	
<a href="#">Reduced AVR Core for CPLD</a>	●	Stats	
<a href="#">Register Oriented Instruction Sets</a>	●	Stats	
<a href="#">RISC Microcontroller</a>	●	Stats	
<a href="#">risc16f84</a>	●	Stats	done
<a href="#">RISC5x</a>	●	Stats	done
<a href="#">RISCCompatible</a>	●	Stats	
<a href="#">RISC_Core_I</a>	●	Stats	
<a href="#">RISE Microprocessor</a>	●	Stats	
<a href="#">RTF65002</a>	●	Stats	wbc
<a href="#">rtf8088</a>	●	Stats	
<a href="#">RV01_RISC-V core</a>	●	Stats	done
<a href="#">S1_Core</a>	●	Stats	done wbc
<a href="#">S80186</a>	●	Stats	done
<a href="#">SAYEH educational processor</a>	●	Stats	
<a href="#">Scarts Processor</a>	●	Stats	
<a href="#">small non-pipelined_3 stage 16-bit cpu (fetch_decode_execute)</a>	●	Stats	
<a href="#">Small Stack Based Computer Compiler</a>	●	Stats	done
<a href="#">Small x86 subset core</a>	●	Stats	
<a href="#">Soft AVR Core + Interfaces</a>	●	Stats	done
<a href="#">Software Aided Wishbone Extension for Xilinx (R) PicoBlaze (TM)</a>	●	Stats	done wbc
<a href="#">Steel Core</a>	●	Stats	

以上

AIもやっています「ごまめ<sup>®</sup>」  
健康のためのAI

お問い合わせ

<https://www.axe.bz/>

mail to: eigyo@axe.bz